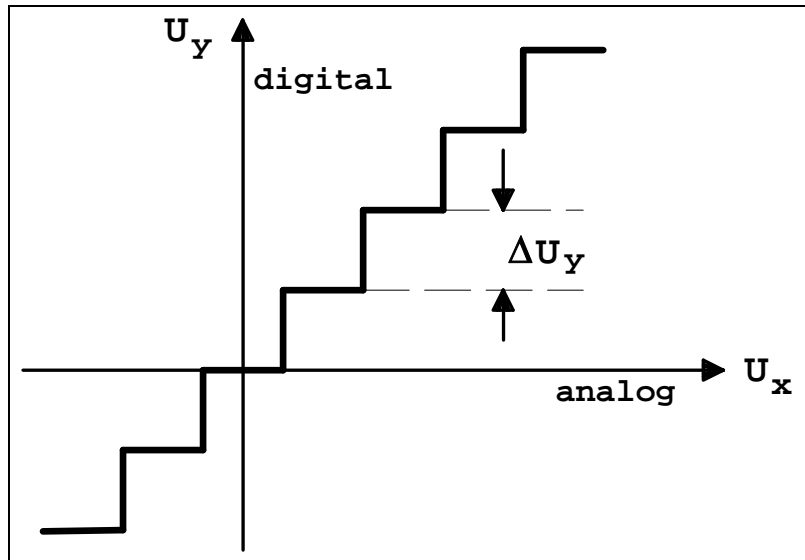


Analog-Digital-Umsetzer (ADU) A/D-Umsetzer

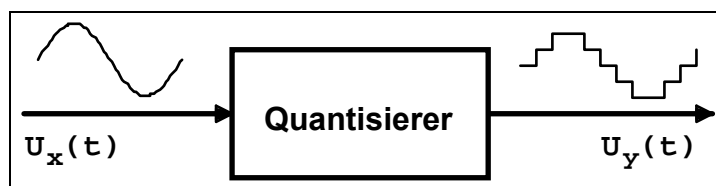
Quantisierung:



Kennlinie eines Quantisierers

Quantisierung:

Stufenweise Annäherung eines Meßsignals durch diskrete Amplitudenwerte.



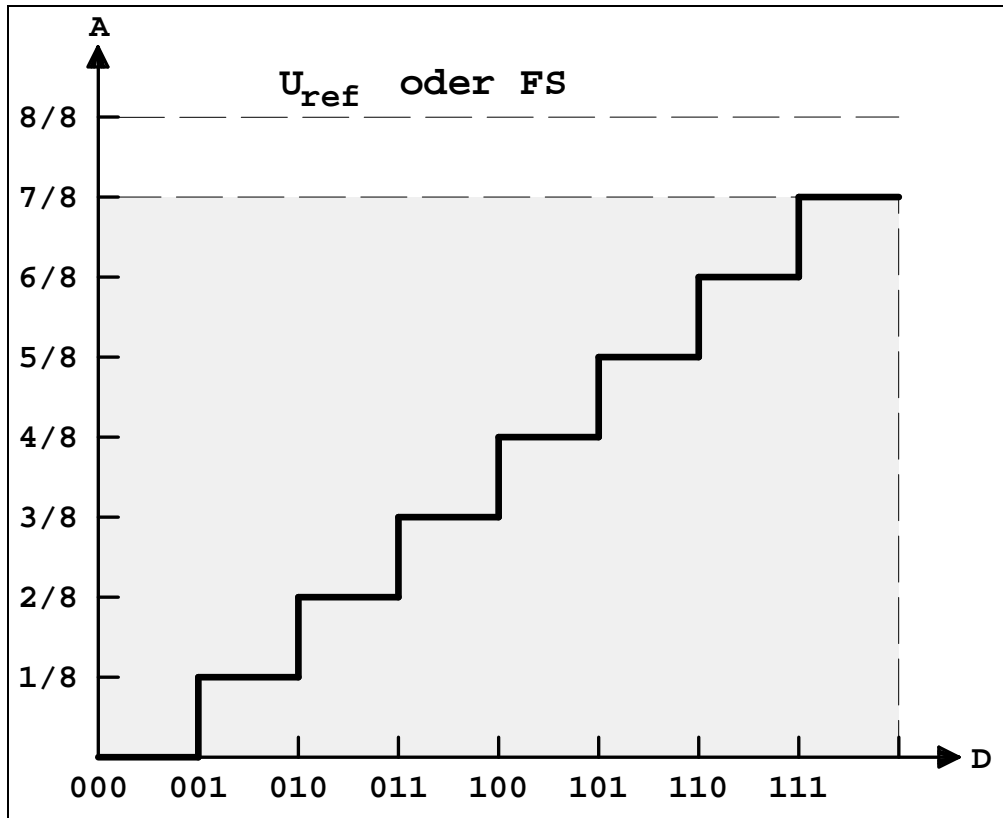
Digitalisierung (Kodierung):

Darstellung der einzelnen diskreten Amplitudenwerte durch eine Gruppe von Binärzahlen.

$$U_y = n_x \cdot \Delta U_y$$

mit: $\Delta U_y =$ Quantisierungsschritt

D/A-Umsetzer



FS = U_{FS} = *Full Scale*
 U_{ref} = Referenzspannung
 I_{ref} = Referenzstrom

Maximalwert: $\frac{2^{n-1}}{2^n} \cdot FS$

Bildungsgesetze verschiedener Binärcores

Unipolar-Binärcore:

$$U_a = U_{FS} \cdot \sum_{n=1}^N \frac{a_n}{2^n} \quad \text{mit} \quad a_n \in \{0,1\}$$

Es gilt:

$$U_{\max} = U_{FS} \cdot \left[1 - \frac{1}{2^N} \right]$$

Offset-Binärcore:

$$U_a = U_{FS} \cdot \sum_{n=1}^N \left(\frac{a_n}{2^{(n-1)}} - 1 \right)$$

mit:

$$+U_{\max} = +U_{FS} \cdot \left[1 - \frac{1}{2^{(N-1)}} \right]$$

$$-U_{\max} = -U_{FS}$$

Bildungsgesetze verschiedener Binärcodes

1-Komplement:

$$U_a = U_{FS} \cdot \left[\sum_{n=1}^N \frac{a_n}{2^{(n-1)}} - a_1 + \frac{a_1}{2^{(N-1)}} \right]$$

mit:

$$+U_{\max} = +U_{FS} \cdot \left[1 - \frac{1}{2^{(N-1)}} \right]$$
$$-U_{\max} = -U_{FS} \cdot \left[1 - \frac{1}{2^{(N-1)}} \right]$$

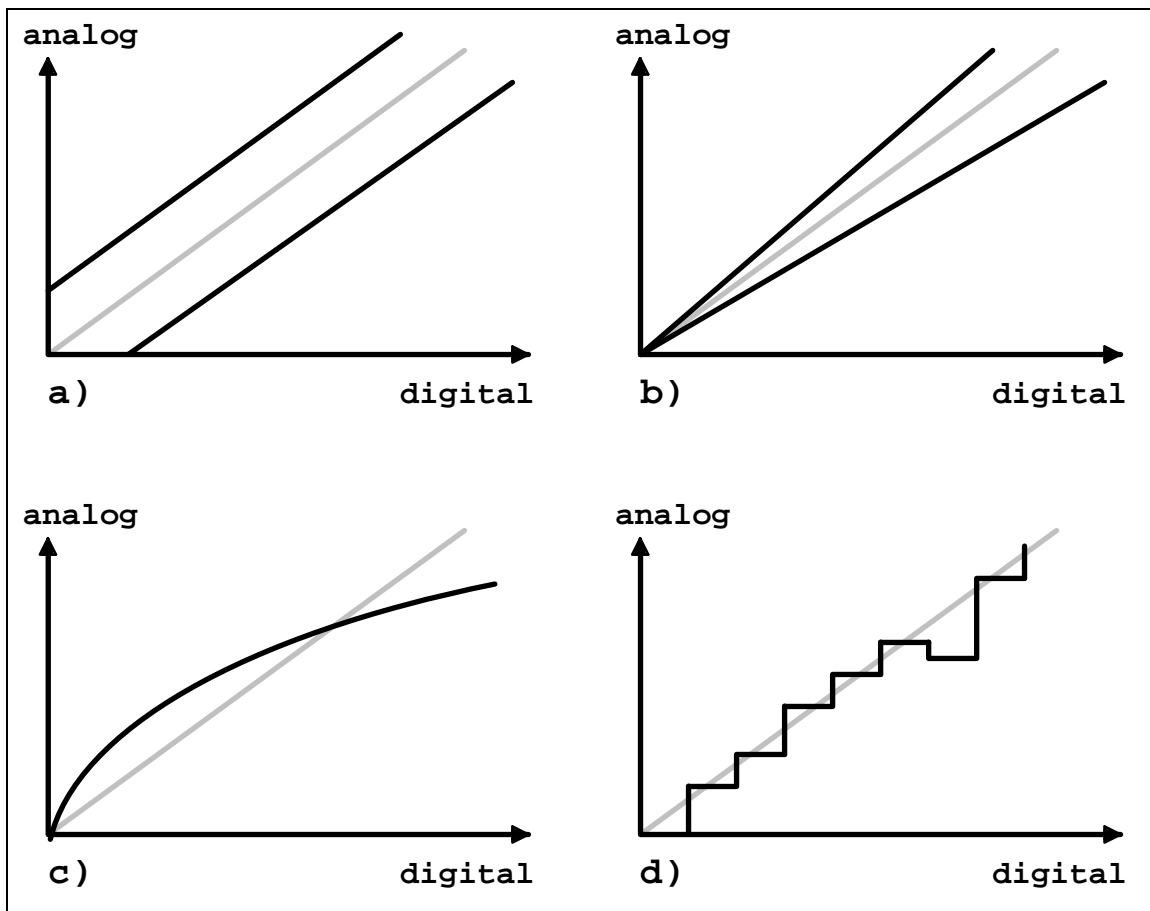
2-Komplement:

$$U_a = U_{FS} \cdot \left[\sum_{n=1}^N \frac{a_n}{2^{(n-1)}} - a_1 \right]$$

mit:

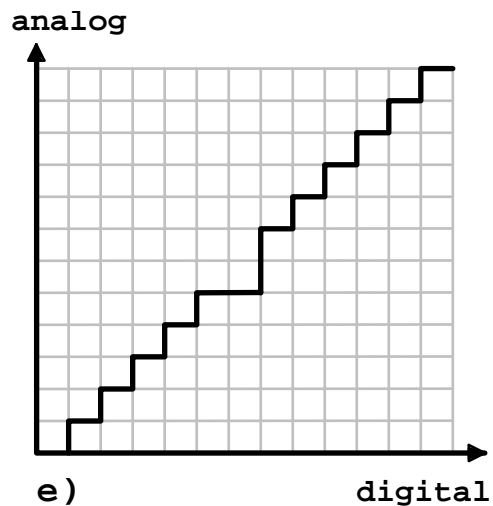
$$+U_{\max} = +U_{FS} \cdot \left[1 - \frac{1}{2^{(N-1)}} \right]$$
$$-U_{\max} = -U_{FS}$$

Fehler bei der D/A- und A/D-Umsetzung



- a) Offsetfehler, Nullpunktfehler (*offset error*)
- b) Verstärkungsfehler (*gain error*)
- c) Nichtlinearität (*nonlinearity*)
- d) Monotoniefehler (*nonmonotonicity*)

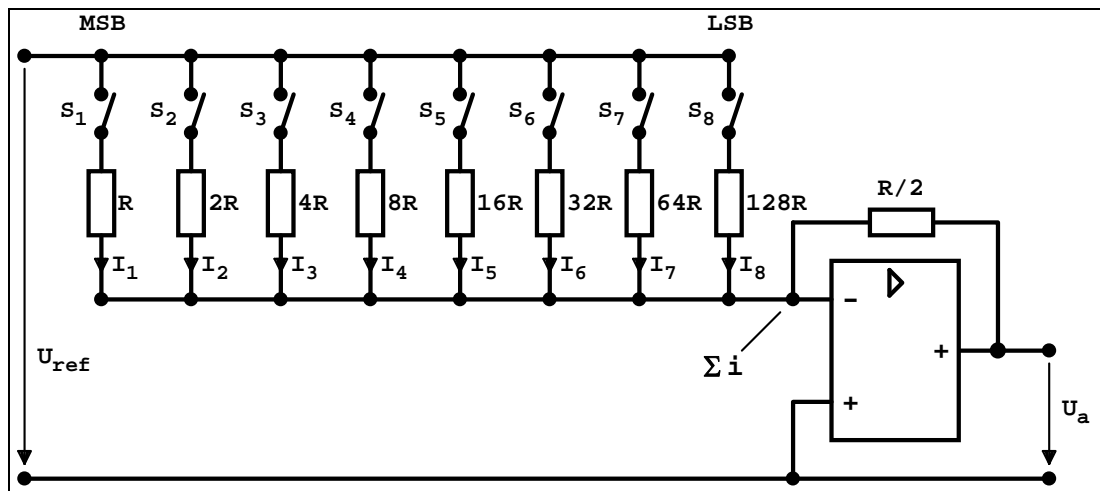
e) *missing code*



D/A-Umsetzer mit binär gewichteten Widerständen

Widerstandsnetzwerk:

$$R, 2R, 4R, \dots, 2^{n-1} R$$



Nachteil dieses Umsetzers:

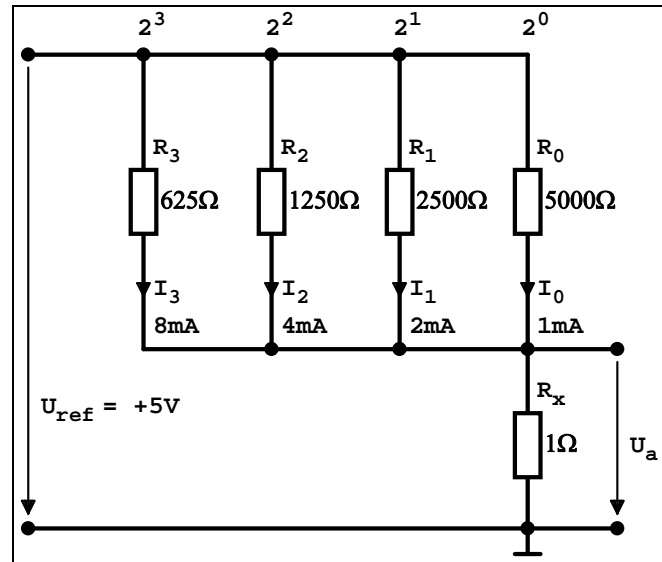
Sehr großes Widerstandsverhältnis.

z.B.:

$$n = 12 \Rightarrow \underline{R_{\text{max}} = 2048 \cdot R}$$

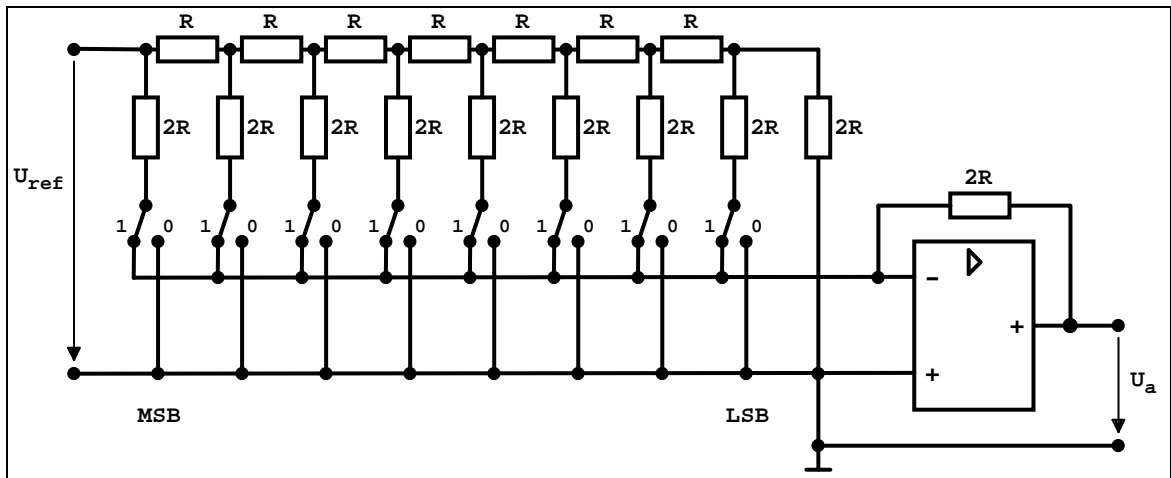
D/A-Umsetzer mit binär gewichteten Widerständen

Beispiel: D/A-Umsetzer mit 4 Bit

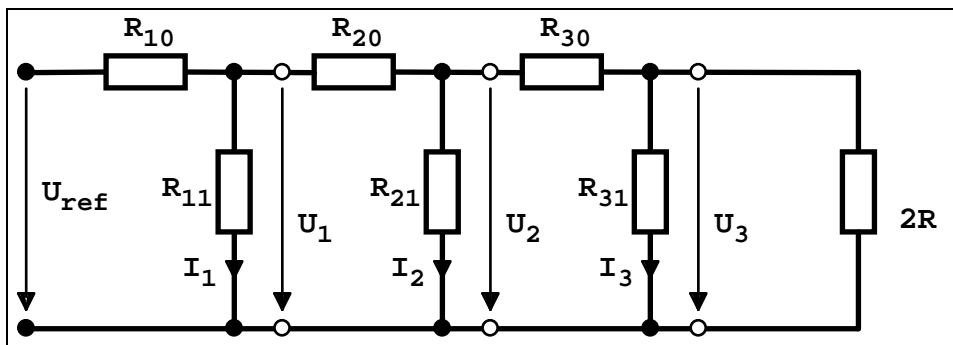


Dezimal	2^3	2^2	2^1	2^0	I_3	I_2	I_1	I_0	I_g	U_a
					mA	mA	mA	mA	mA	mV
0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	1	0	0	0	1	1	1
2	0	0	1	0	0	0	2	0	2	2
3	0	0	1	1	0	0	2	1	3	3
4	0	1	0	0	0	4	0	0	4	4
5	0	1	0	1	0	4	0	1	5	5
6	0	1	1	0	0	4	2	0	6	6
7	0	1	1	1	0	4	2	1	7	7
8	1	0	0	0	8	0	0	0	8	8
9	1	0	0	1	8	0	0	1	9	9
10	1	0	1	0	8	0	2	0	10	10
11	1	0	1	1	8	0	2	1	11	11
12	1	1	0	0	8	4	0	0	12	12
13	1	1	0	1	8	4	0	1	13	13
14	1	1	1	0	8	4	2	0	14	14
15	1	1	1	1	8	4	2	1	15	15

D/A-Umsetzer mit R-2R-Leiternetzwerk

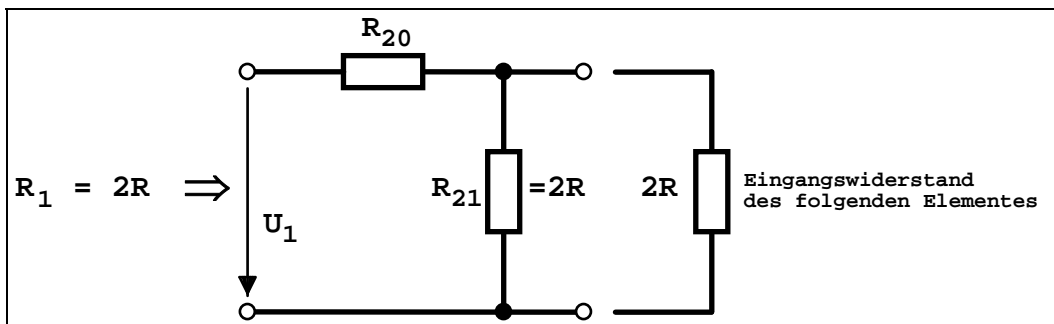


a) Reihenschaltung gleichartiger Leiterelemente:

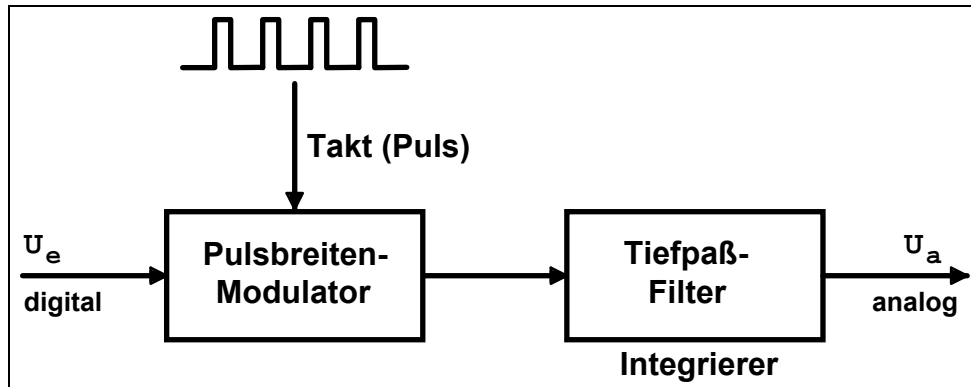


$$\begin{aligned}
 U_1 &= \frac{1}{2} U_{ref} & U_2 &= \frac{1}{2} U_1 & U_3 &= \frac{1}{2} U_2 \\
 I_1 &= \frac{U_{ref}}{4R} & I_2 &= \frac{U_1}{4R} & I_3 &= \frac{U_2}{4R}
 \end{aligned}$$

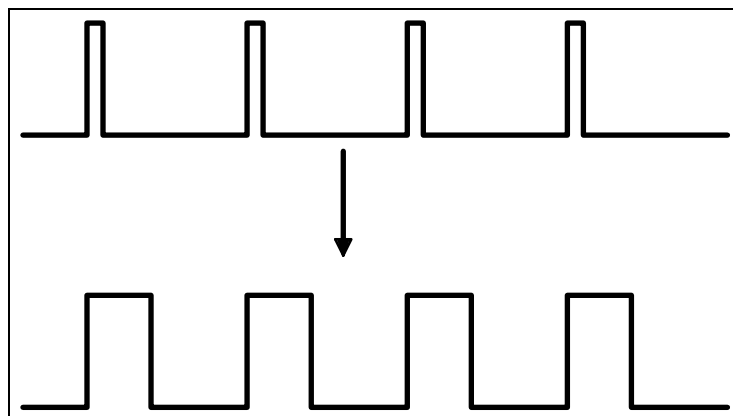
b) Widerstandsverhältnisse an einem Einzelement:



D/A-Umsetzer mit Pulsbreitenmodulation



Im Pulsbreitenmodulator wird die Breite der eingegebenen Impulse in Abhängigkeit von dem digitalen Eingangswert verändert:

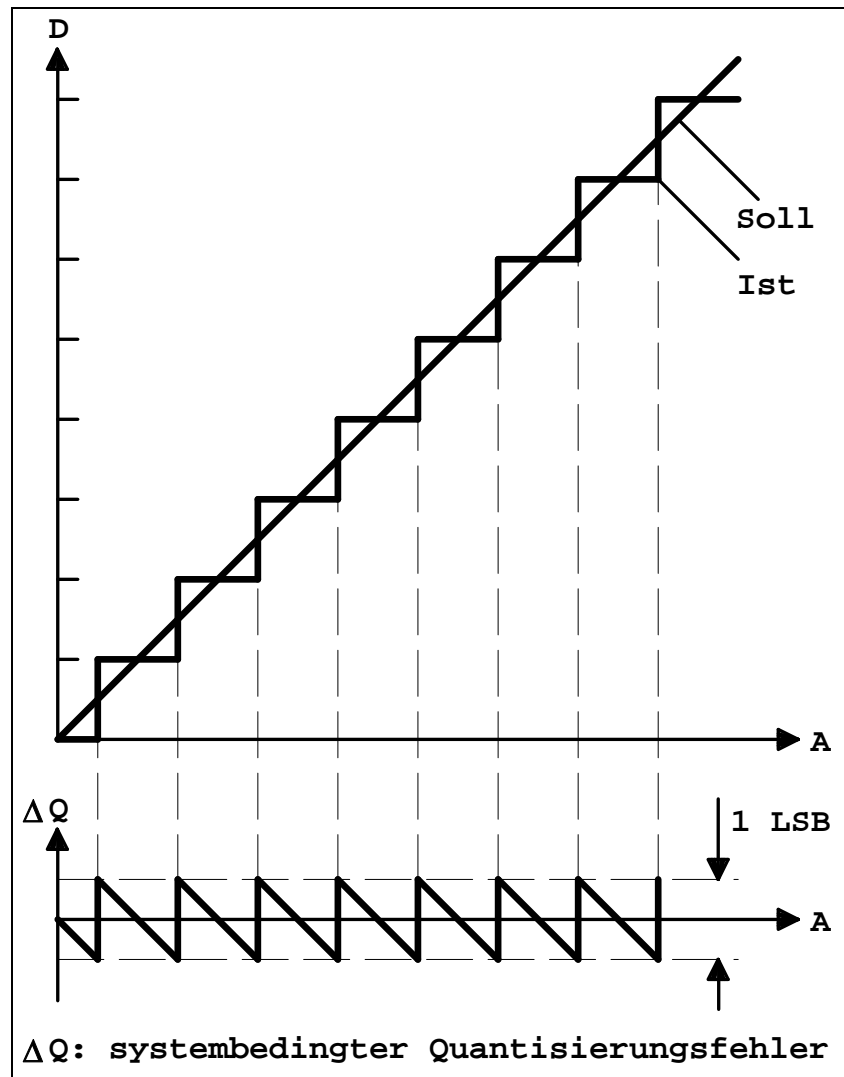


Über das nachgeschaltete Tiefpaß-Filter wird die Pulsfolge integriert, so daß eine analoge Ausgangsspannung erzeugt wird, die dem Digitalwert proportional ist.

A/D-Umsetzer

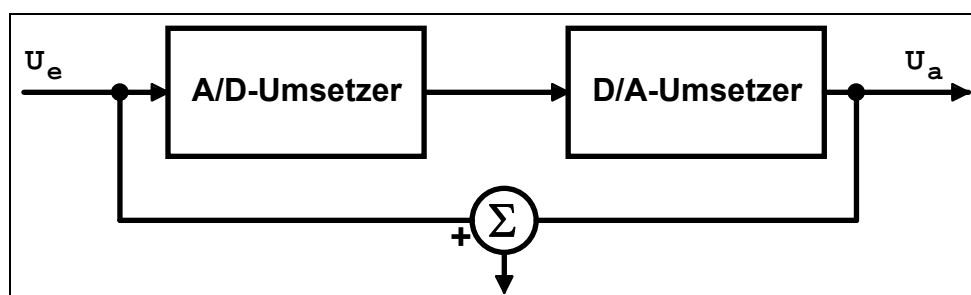
- a) Inkrementaler A/D-Stufenumsetzer
- b) Inkrementaler A/D-Nachlaufumsetzer
- c) A/D-Umsetzer nach dem Wägeprinzip
(Sukzessive Approximation)
- d) Parallel-A/D-Umsetzer
- e) Einrampen-A/D-Umsetzer
(*Single Slope ADC*)
- f) Zweirampen-A/D-Umsetzer
(*Dual Slope ADC*)
- g) Ladungsbilanz-A/D-Umsetzer
(*Charge Balancing ADC*)
- h) Spannungs-Frequenz-Umsetzer
(U/f-Wandler)
- i) Delta-Sigma-A/D-Umsetzer ($\Delta\Sigma$ -ADU)

Quantisierungsfehler



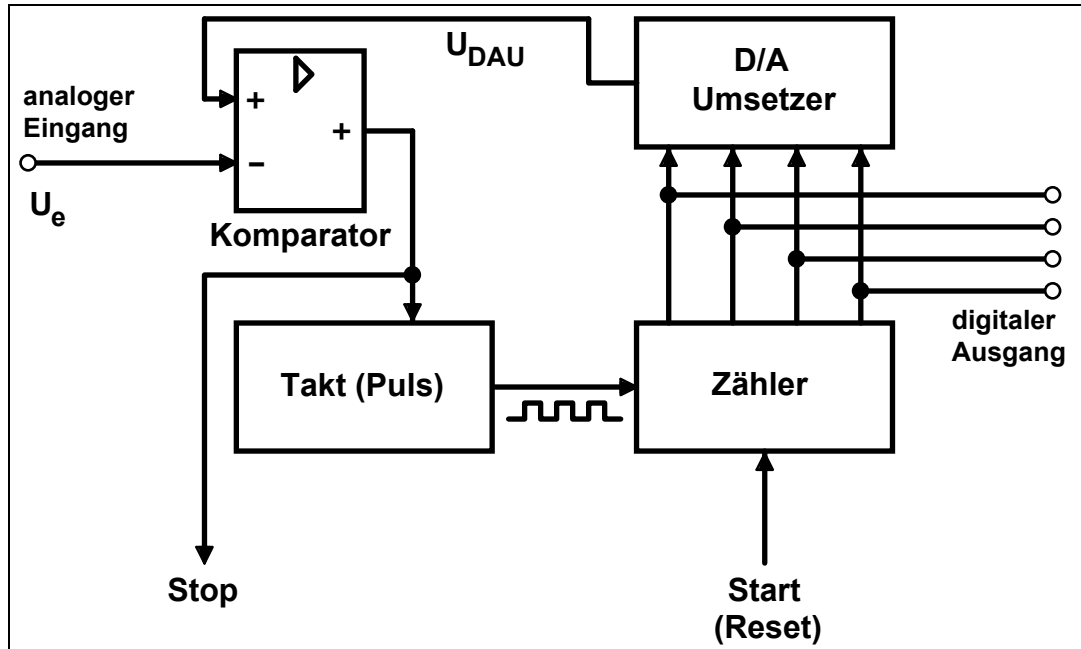
Die Quantisierungsfehlergrenzen liegen im Idealfall in den Grenzen:

$$\Delta Q = \pm \frac{1}{2} LSB$$

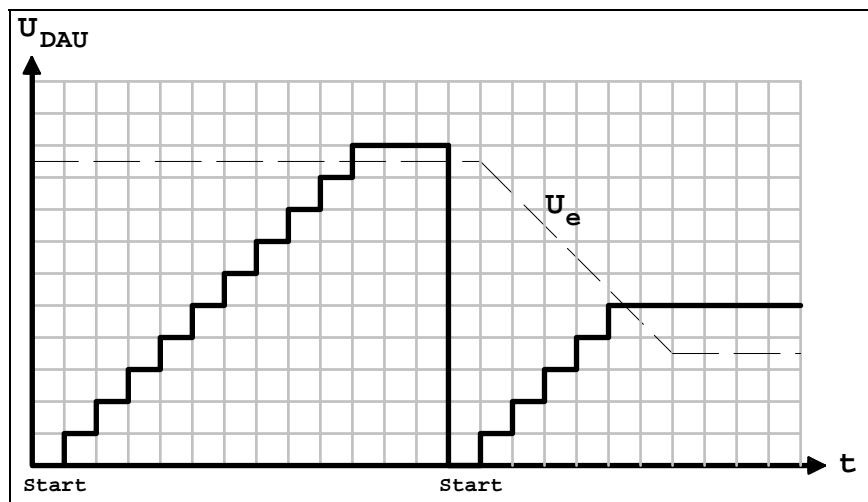


Bestimmung des Quantisierungsfehlers

Inkrementaler A/D-Umsetzer (Counter Type ADC)

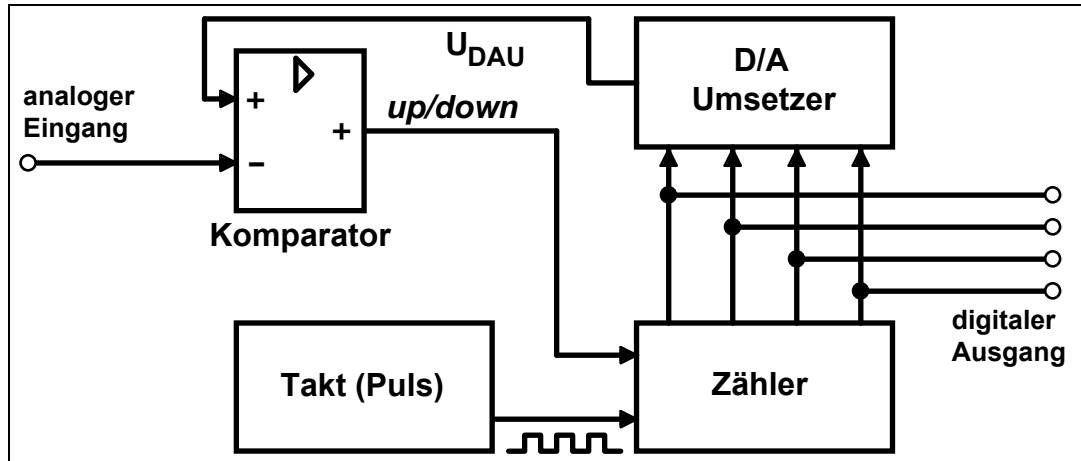


Aufbau des Inkrementalen ADU

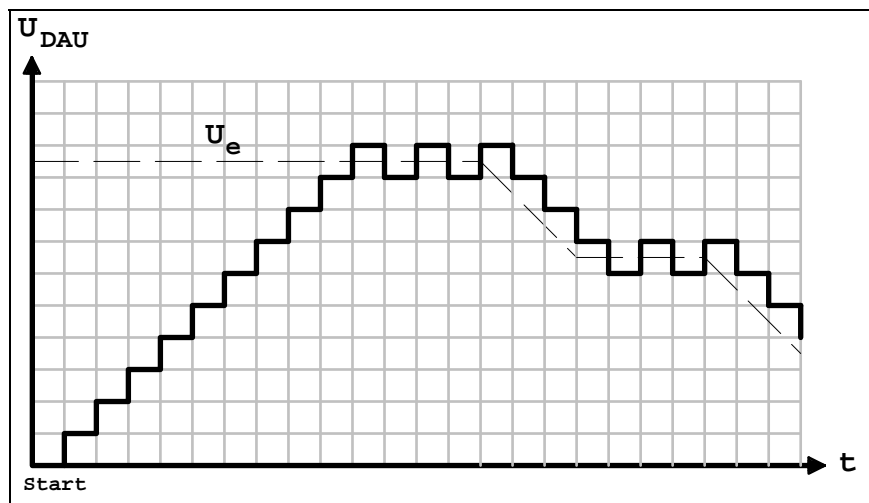


Zeitlicher Verlauf der Umsetzung

Inkrementaler A/D-Nachlaufumsetzer (Tracking ADC)

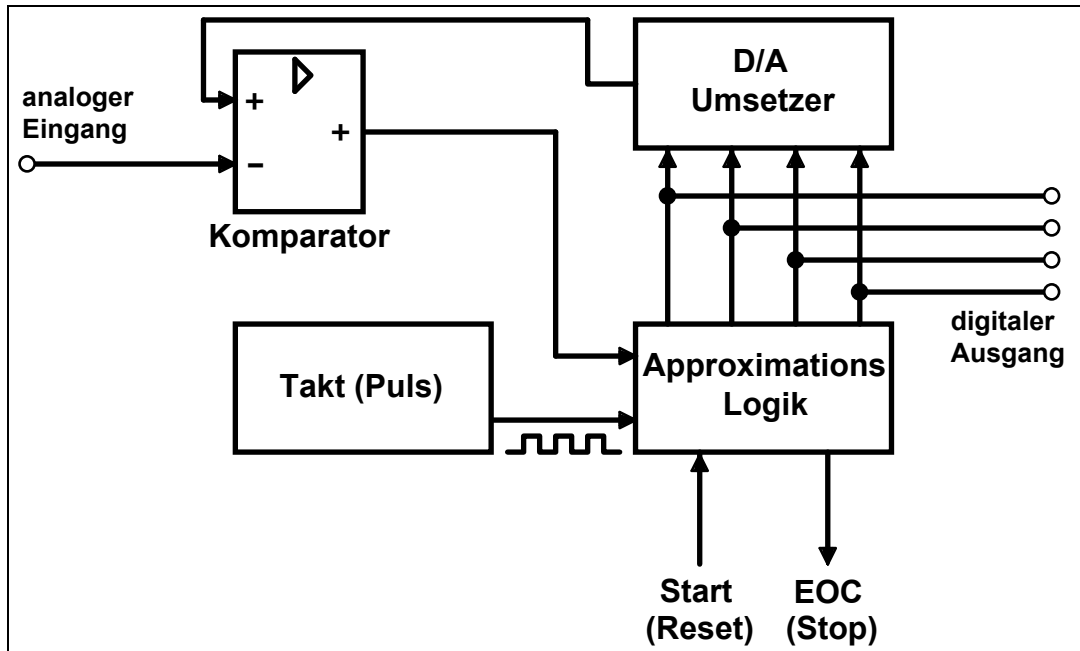


Aufbau des Inkrementalen A/D-Nachlaufumsetzers



Zeitlicher Verlauf der Umsetzung

A/D-Umsetzer mit sukzessiver Annäherung (*Successive Approximation ADC*) Wäge-Umsetzer



EOC = *end of conversion*
(Ende der Umsetzung)

Schrittweise Umsetzung:

X_7	X_6	X_5	X_4	X_3	X_2	X_1	X_0
MSB							LSB

1. Schritt:

1	0	0	0	0	0	0	0
---	---	---	---	---	---	---	---

2. Schritt:

X	1	0	0	0	0	0	0
---	---	---	---	---	---	---	---

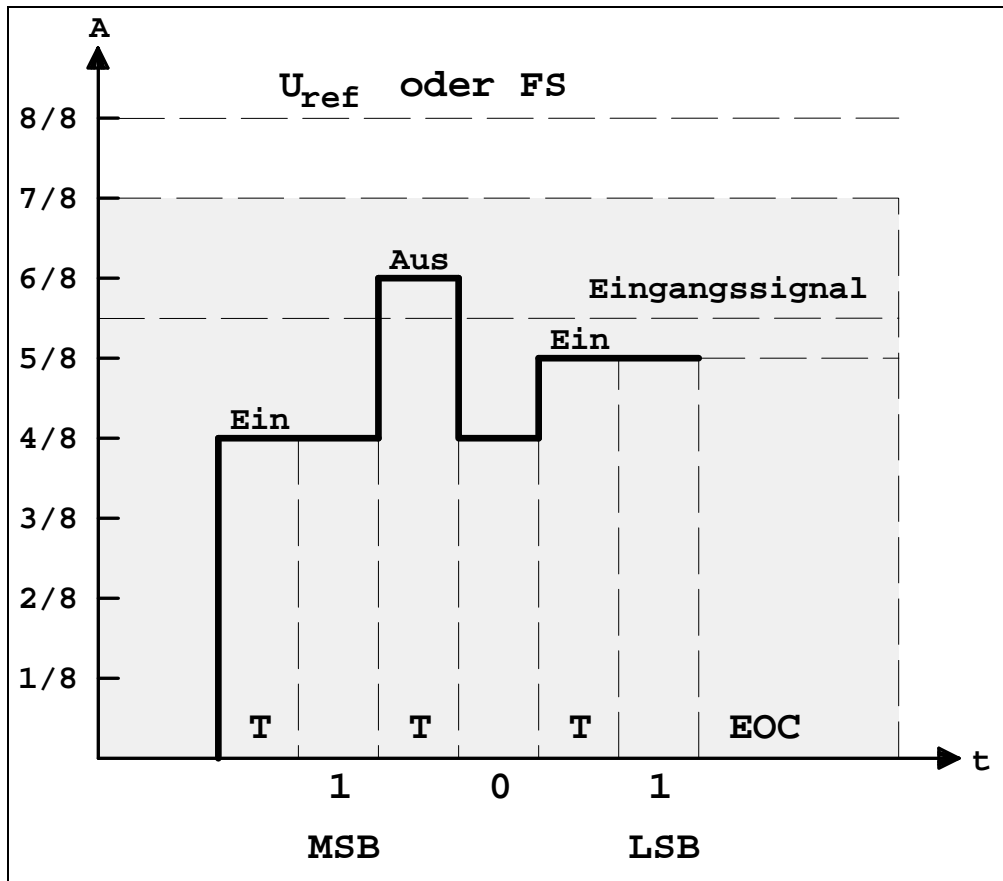
⋮

n-ter Schritt:

X	X	X	X	X	X	X	1
---	---	---	---	---	---	---	---

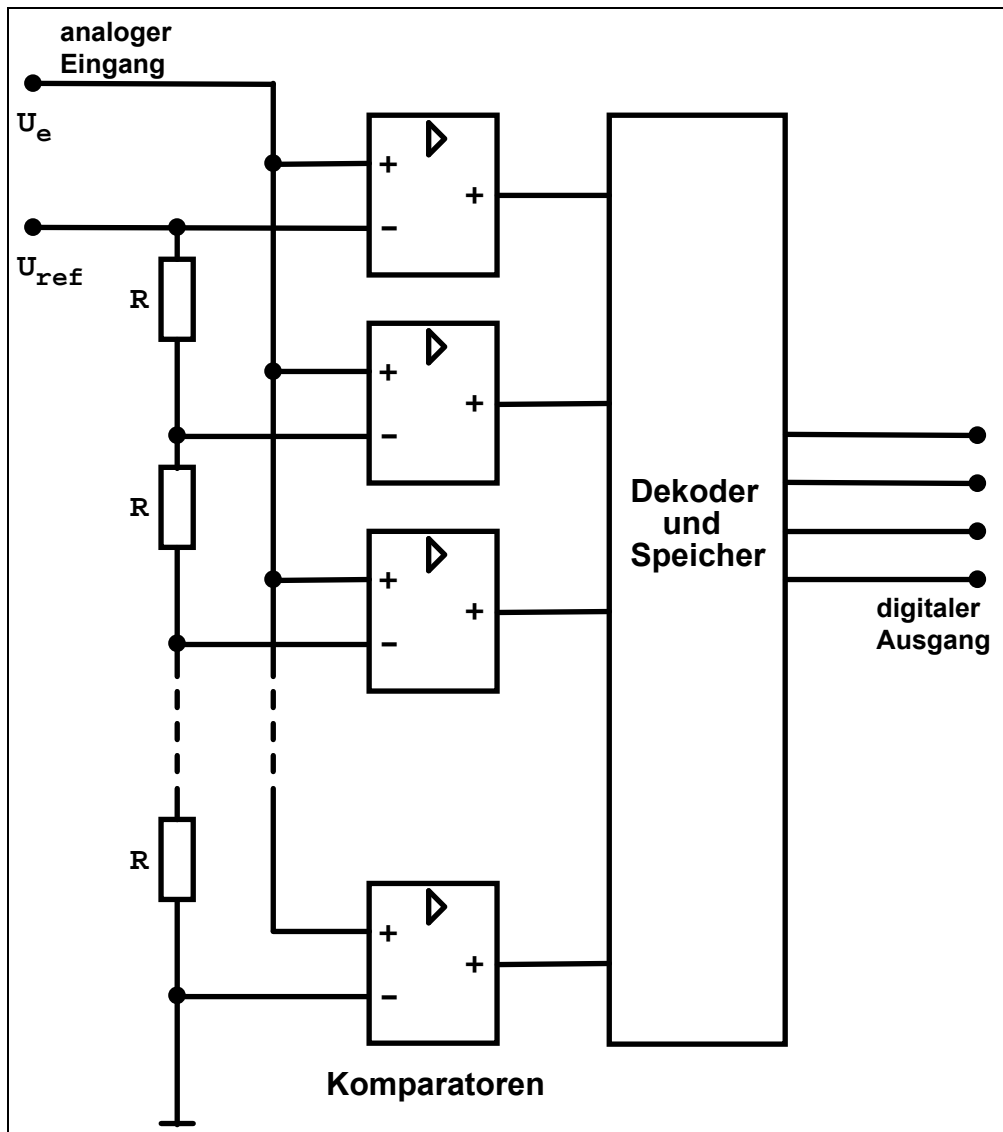
A/D-Umsetzer mit sukzessiver Annäherung

Beispiel: A/D-Umsetzer mit 3 Bit



Zeitlicher Verlauf der Umsetzung

Parallel-A/D-Umsetzer (Parallel ADC, Flash ADC)



Anzahl der benötigten Komparatoren:

$$k = 2^n - 1 \quad n = \text{Auflösung (Bits)}$$

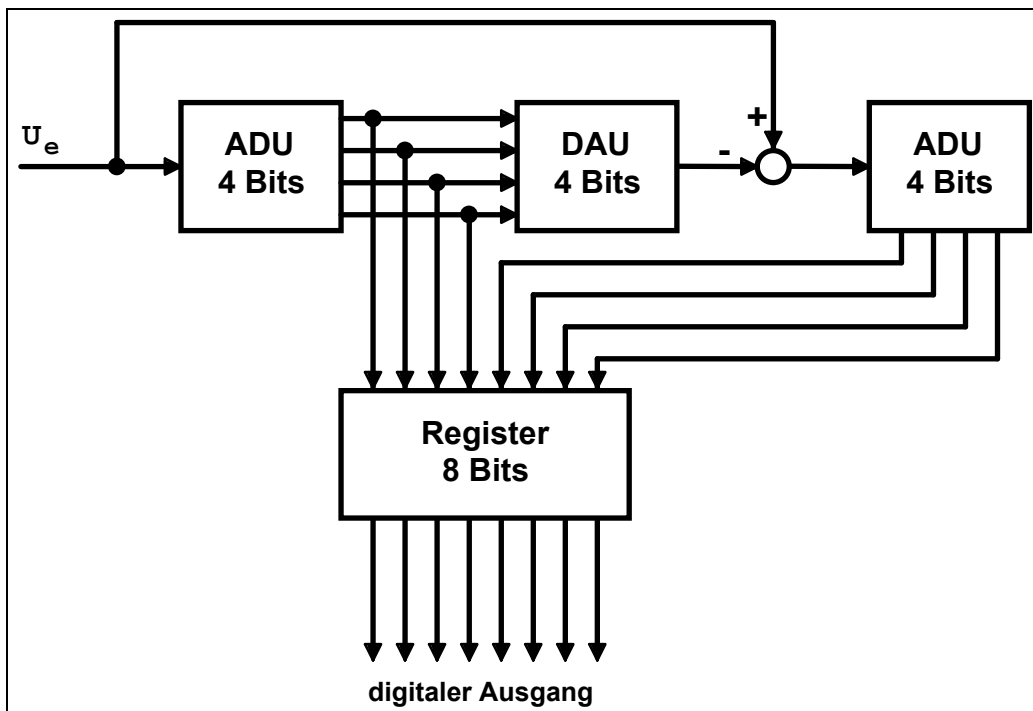
Beispiel:

$$n = 8$$

$$k = 2^n - 1 = 255$$

Zum Aufbau eines Parallel-ADU mit einer Auflösung von 8 Bit werden 255 Komparatoren benötigt.

Parallel-A/D-Stufenumsetzer



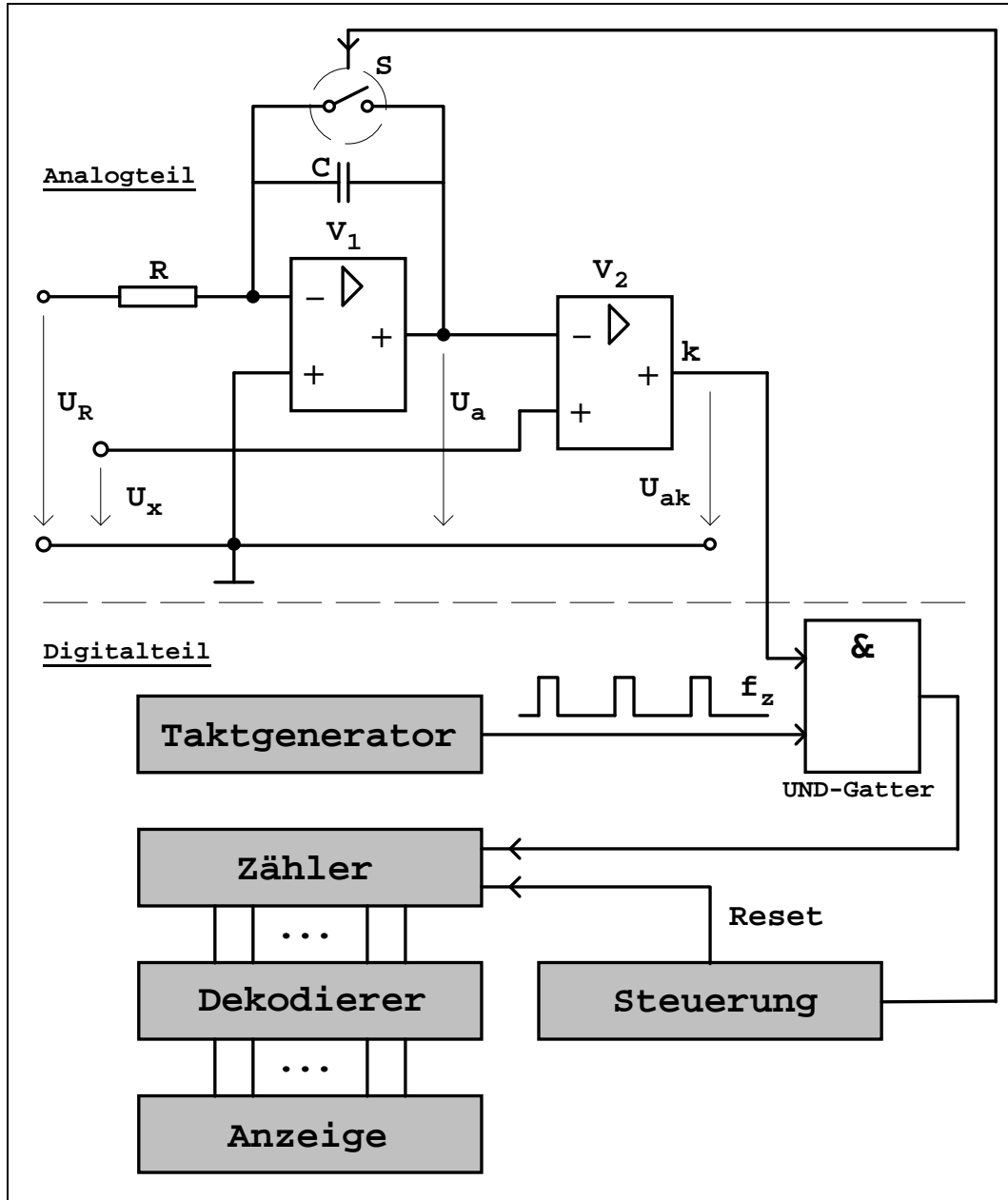
Vorteil des Parallel-A/D-Stufenumsetzer:

Starke Verringerung der Anzahl benötigter Komparatoren bei geringer Vergrößerung der Meßzeit.

Beispiel:

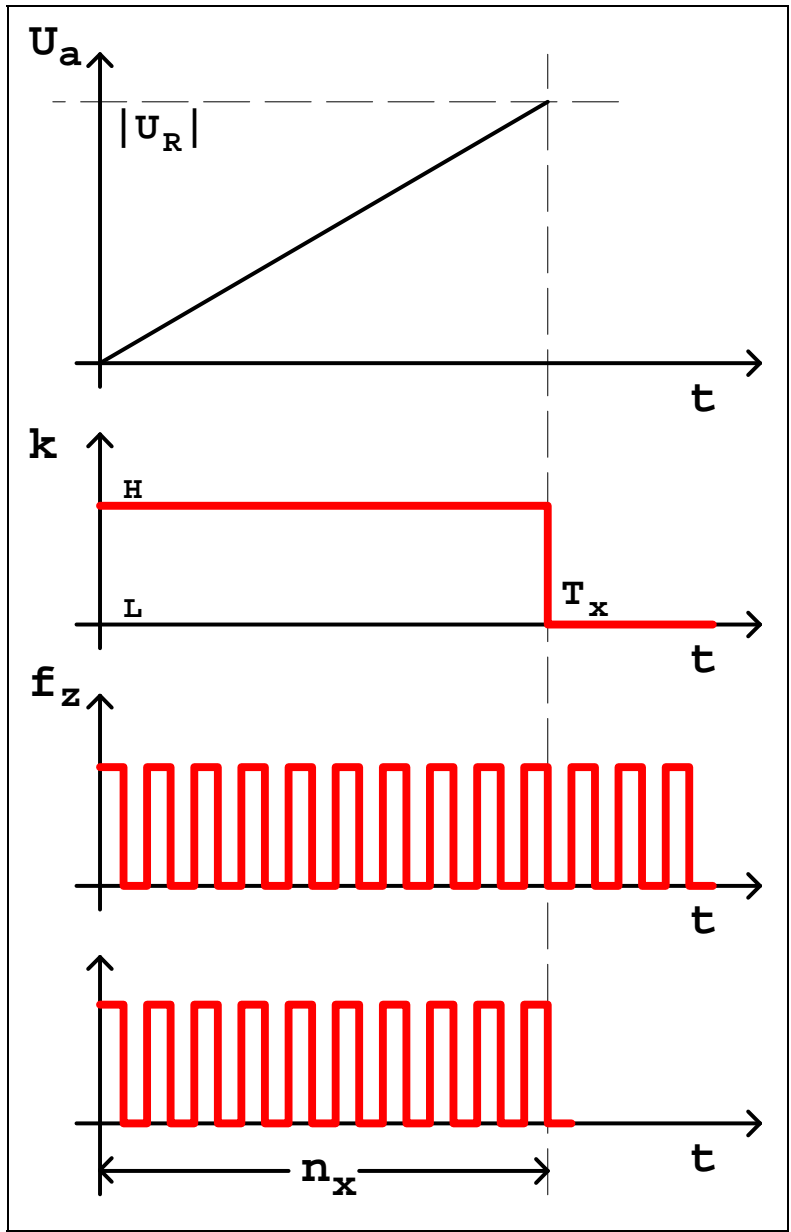
Auflösung:	8 Bit = 4 Bit + 4 Bit
Anzahl Komparatoren:	15 + 15 = 30
Meßzeit:	≈ verdoppelt

Einrampen-ADU (Single-Slope ADC)



S: elektronischer Schalter
 V_1 : Integrationsverstärker
 V_2 : Komparatorverstärker
 $U_R = U_{ref}$: Referenzspannung; $U_x \leq -U_R$

Impuls-Diagramm des Single-Slope-Umsetzers



Umsetzungsgleichung des Single-Slope-ADU

Integrator:

$$u_a(T) = \frac{-1}{RC} \int_0^T U_R(t) dt + U_0$$

mit $U_0 = 0$; $U_R = \text{const} < 0$

damit

$$u_a(T) = -U_R \frac{T}{RC}$$

Für die Zeit bis zum Umschalten gilt:

$$U_x = U_a, \quad T = T_x$$

$$T_x = U_x \cdot \frac{RC}{-U_R}$$

Zählerstand zum Zeitpunkt T_x :

$$n_x = f_z \cdot T_x$$

damit:

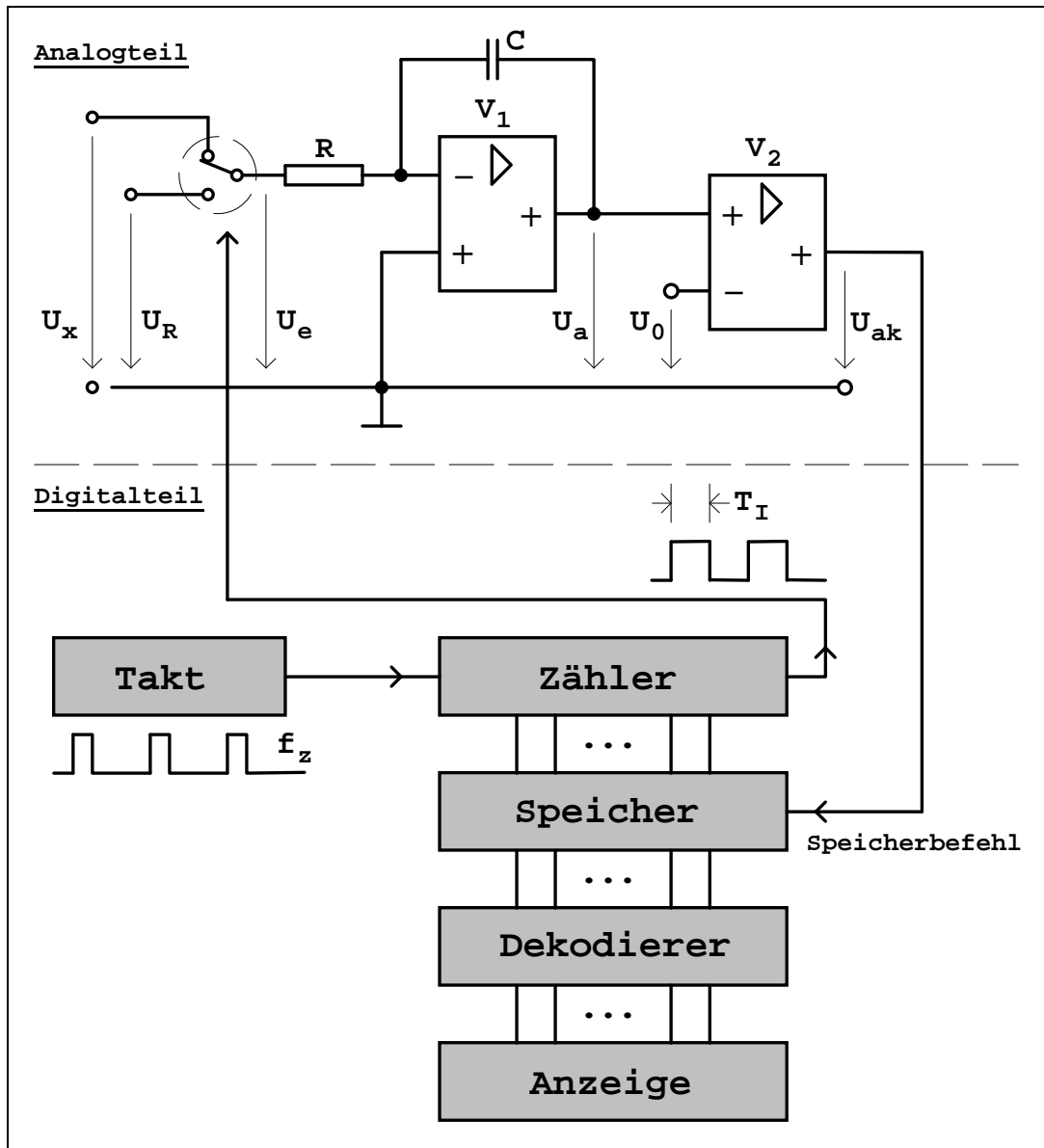
$$n_x = U_x f_z \frac{RC}{-U_R}$$

$$U_x = \frac{n_x}{f_z} \cdot \frac{-U_R}{RC}$$

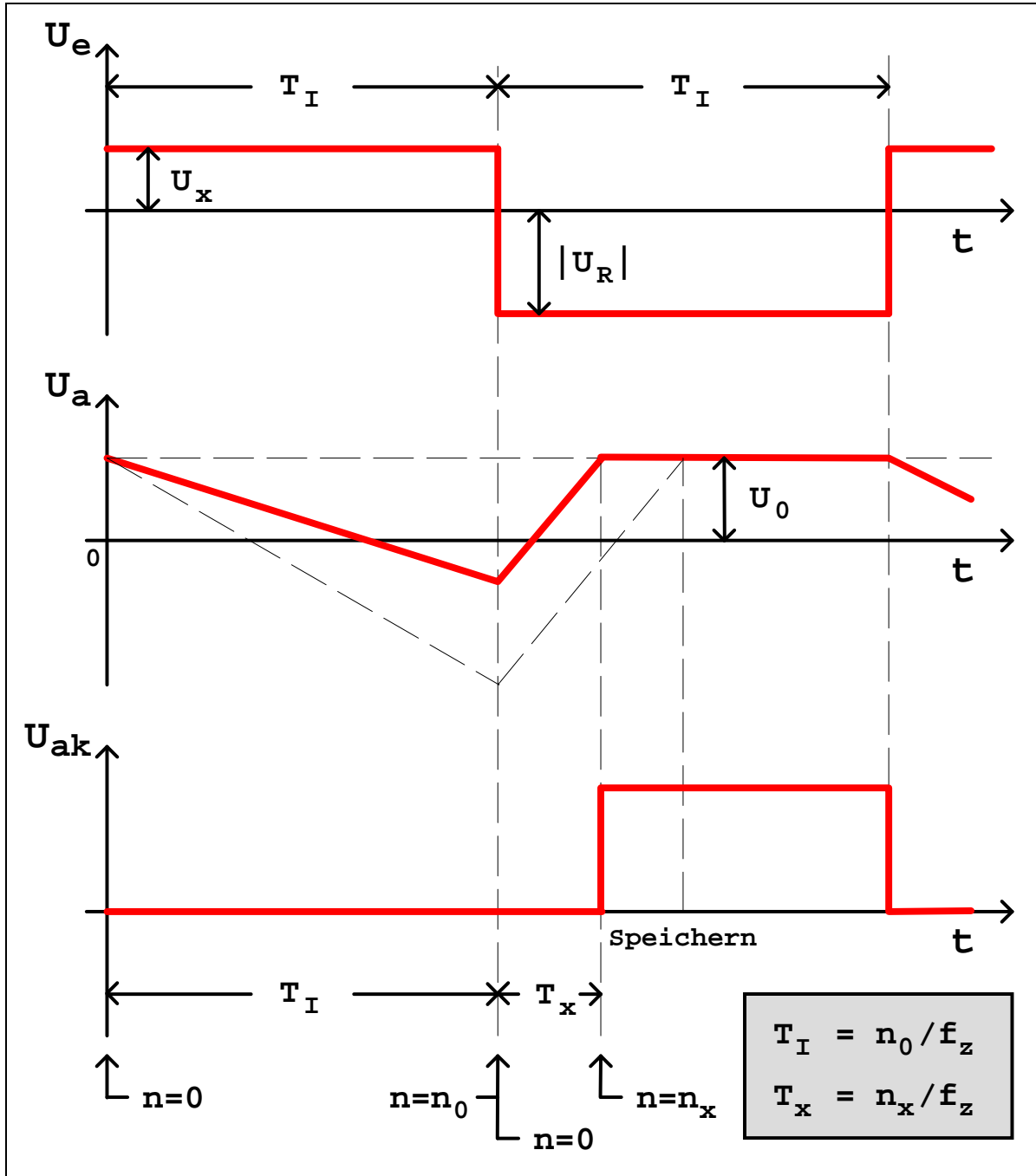
Umsetzgleich. des Single-Slope-ADU.

Die Spannung U_x ist dem Zählerstand n_x direkt proportional.

Zweirampen-ADU (Dual-Slope ADC)



Impulsdiagramm des Dual-Slope-ADU



Wirkungsweise des Dual-Slope-ADU

1. Schritt:

Abintegration:

Bildung des Mittelwertes während der Zeit T_I .

$$T_I = n_0 \cdot \frac{1}{f_z}$$

2. Schritt:

Aufintegration:

Umformung des beim 1. Schritt gebildeten Mittelwertes in eine proportionale Zeitspanne T_x (Aufintegration der Referenzspannung U_R und Quantisierung der Zeitspanne T_x).

$$T_x = n_x \cdot \frac{1}{f_z}$$

Dauer des Meßzyklus:

$$t_M = T_I + T_{x\max} = 2 \cdot T_I$$

Typische Werte für T_I :

$$T_I = 100 \text{ ms}$$

zur Netzstörspannungsunterdrückung (50/60 Hz).

Umsetzungsgleichung des Dual-Slope-ADU

1. Abintegration ($1 \leq t \leq t_1$):

$$u_a(t_1) = \frac{-1}{RC} \int_0^{t_1} u_x(t) dt + U_0$$

$$\text{mit } u_x(t) = U_x = \text{const.}$$

damit

$$u_a(t_1) = \frac{-U_x}{RC} \cdot T_I + U_0$$

2. Aufintegration ($t_1 \leq t \leq t_x$):

$$u_a(t_x) = \frac{-1}{RC} \int_{t_1}^{t_x} U_R dt + u_a(t_1)$$

$$u_a(t_x) = U_0 = \underbrace{-\frac{U_R}{RC} T_x + \frac{-U_x}{RC} T_I}_{=0} + U_0$$

$$T_x = t_x - t_1$$

also:

$$-\frac{U_R}{RC} \cdot T_x = \frac{U_x}{RC} \cdot T_I$$

damit:

$$T_x = T_I \cdot \frac{U_x}{-U_R}$$

Umsetzungsgleichung des Analogteils.

Mit:

$$T_I = n_0 \cdot \frac{1}{f_z} \quad ; \quad T_x = n_x \cdot \frac{1}{f_z}$$

ergibt sich:

$$U_x = -U_R \cdot \frac{n_x}{n_0}$$

Umsetzungsglch. des Dual-Slope-ADU.

Stör-Wechselspannungsunterdrückung integrierender Analog-Digital-Umsetzer

Während des Zeitintervalls T_I wird das Integral über die Eingangsspannung U_x gebildet (Mittelwertbildung). Dies ist zum Vorteil für die Störspannungsunterdrückung.

Störspannungen sind der Meßspannung überlagert:

$$U_{x1} = U_{xT} \pm k \cdot \hat{u}_{st}$$

k = Störspannungskoeffizient

$$k = f\left(\frac{T_I}{T}\right)$$

Störspannungen, deren Periodendauer ganzzahlig in der Integrationszeit T_I enthalten sind, werden unterdrückt ($k=0$), falls keine Übersteuerung vorliegt.

Der größte Fehler entsteht, wenn bei der Integration eine Halbwelle der Störspannung übrigbleibt ($k=k_{\max}$).

Dies ist der Fall bei den folgenden Störspannungsfrequenzen (ungünstigster Fall):

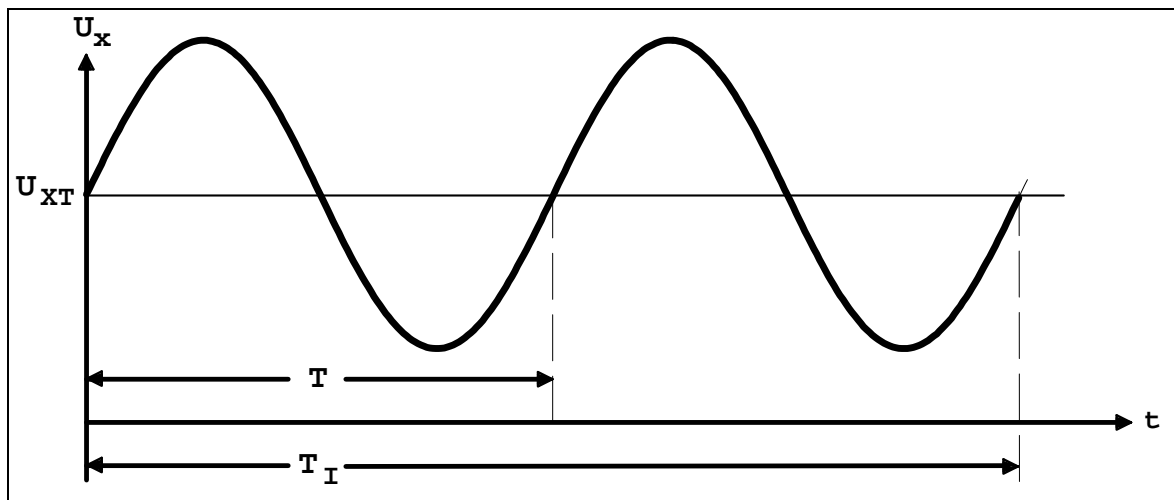
$$f = \frac{1}{T_I} \cdot \frac{2n+1}{2} \quad (n = 0, 1, 2, \dots)$$

$$\frac{2n+1}{2} = \frac{1}{2}, \frac{3}{2}, \frac{5}{2}, \dots$$

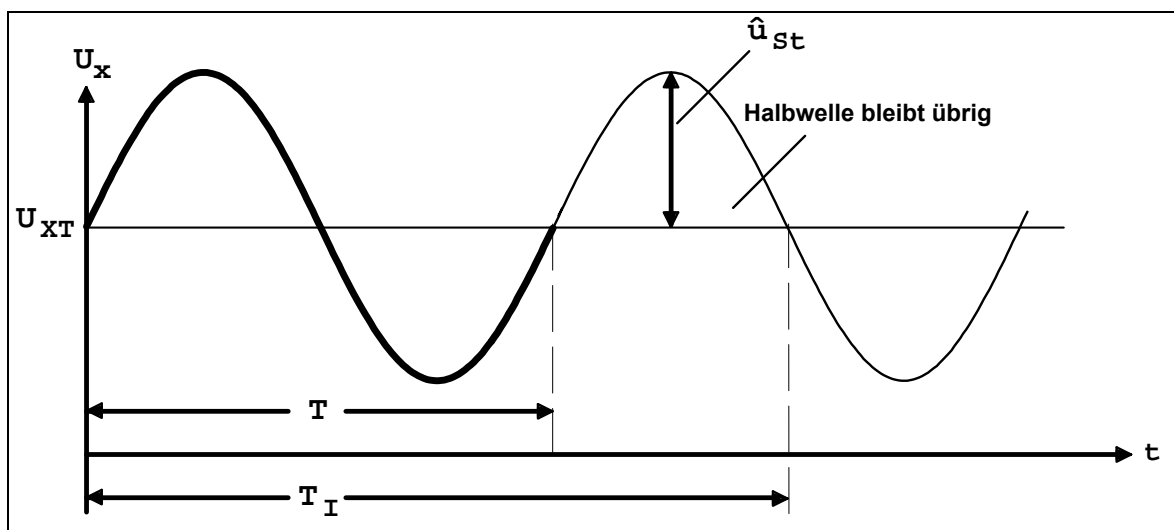
Störwechselspannungsunterdrückung

Beispiele:

a) $T_I = 2T$; $k = 0$; $U_{Xa} = U_{XT}$



b) $T_I = \frac{3}{2}T$; $k = k_{\max}$



Störwechselspannungsunterdrückung

Beispiel b:

$$U_{xa} = U_{xr} + \frac{\hat{u}_{St}}{T_I} \int_0^{\frac{T}{2}} \sin \omega t dt = U_{xr} + \underbrace{\frac{T}{\pi T_I}}_{k_{\max}} \cdot \hat{u}_{St}$$

denn:

$$\begin{aligned} \int_0^{\frac{T}{2}} \sin \omega t dt & \quad \text{mit } \omega = \frac{2\pi}{T} \\ &= \frac{1}{\omega} [-\cos \omega t]_0^{\frac{T}{2}} = \frac{T}{2\pi} \underbrace{\left[-\cos\left(\frac{2\pi}{T} \cdot \frac{T}{2}\right) + 1 \right]}_2 = \frac{T}{\pi} \end{aligned}$$

$$k_{\max} = \frac{T}{\pi \cdot T_I} \quad \text{für} \quad \frac{T_I}{T} = \frac{2n+1}{2} \quad (n = 0, 1, 2, \dots)$$

Minimale Störwechselspannungsunterdrückung

NMR = Normal Mode Noise Rejection

$$NMR = 20 \cdot \lg \frac{1}{k}$$

$$NMR_{\min} = 20 \cdot \lg \frac{1}{k_{\max}} = 20 \cdot \lg \frac{T_I}{T} \cdot \pi \quad [dB]$$

Beispiel:

$$\frac{T_I}{T} = \frac{2n+1}{2} = \frac{3}{2} \quad (n=1)$$

$$NMR_{\min} = 20 \cdot \lg \frac{3}{2} \cdot \pi$$

$$\underline{NMR_{\min} = 13,5 \text{ dB}}$$

$$\underline{k_{\max} = \frac{T}{T_I \cdot \pi} = 0,212}$$

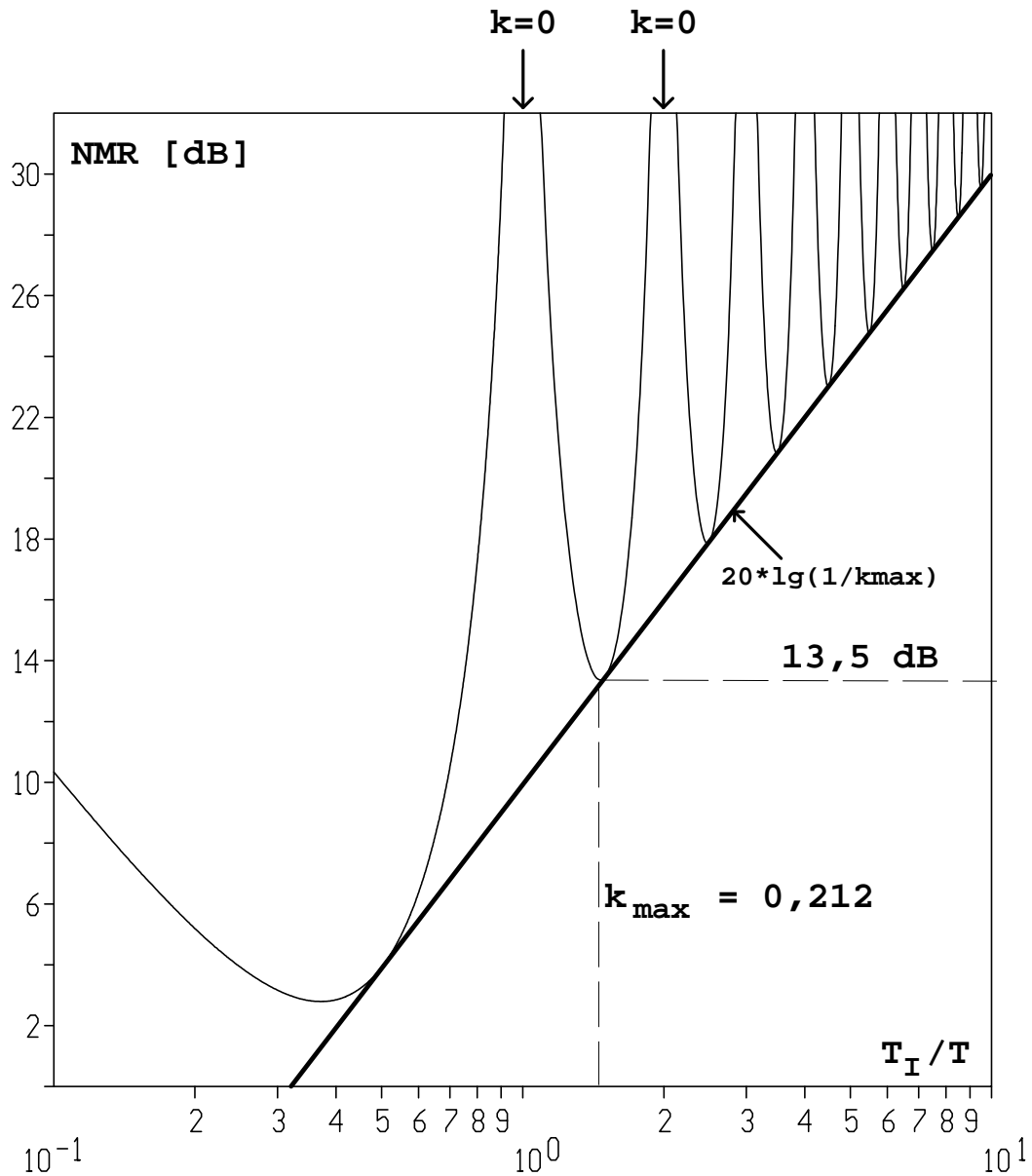
Günstiger Wert für T_I :

$$T_I = 100 \text{ ms}$$

Mit dieser Integrationszeit ist es möglich, sowohl 50Hz- als auch 60Hz-Netzstörungen zu unterdrücken:

$$\frac{T_I}{T} = 5 \quad (50\text{Hz}); \quad \frac{T_I}{T} = 6 \quad (60\text{Hz})$$

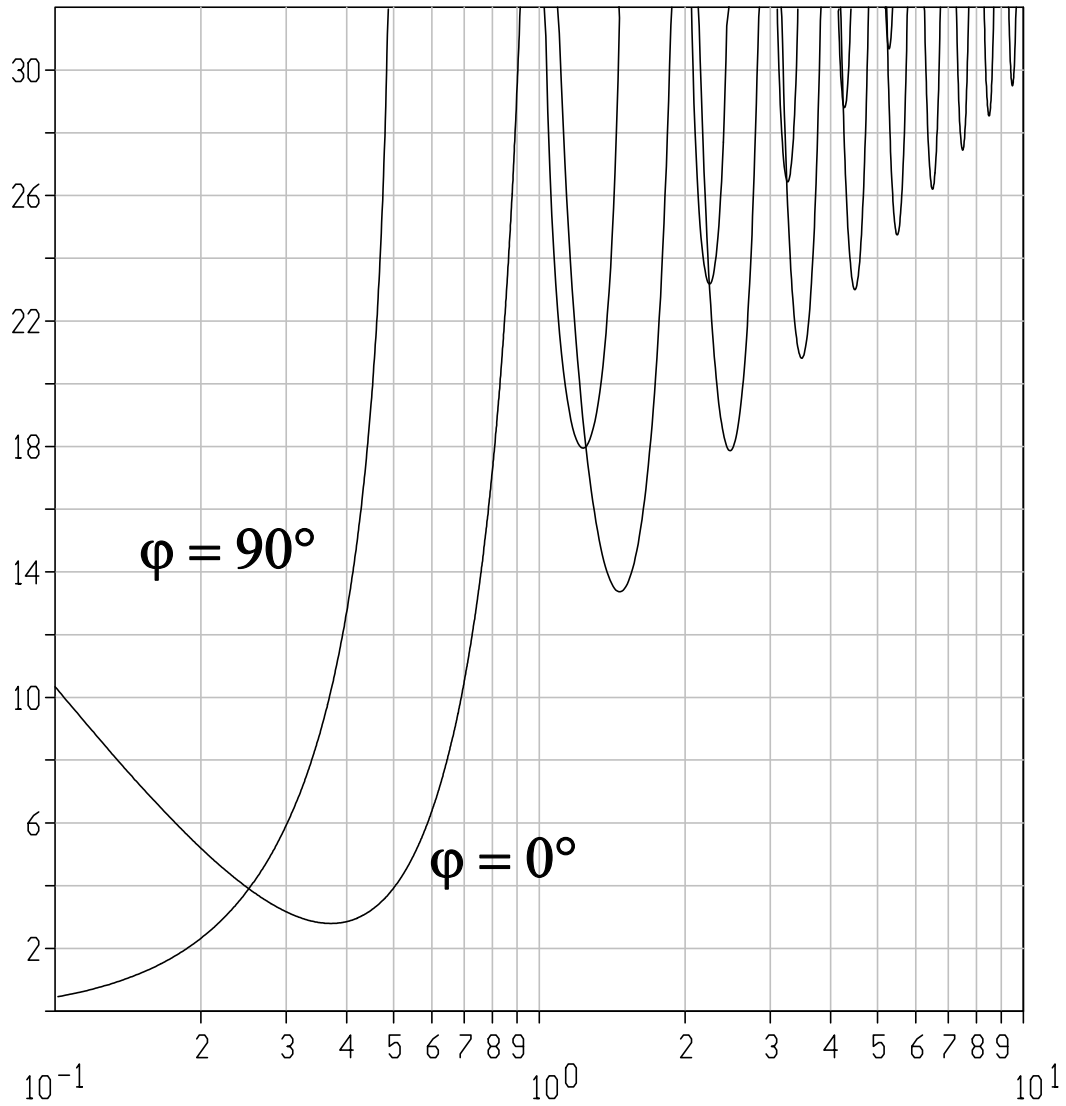
Verlauf der Störwechselspannungsunterdrückung



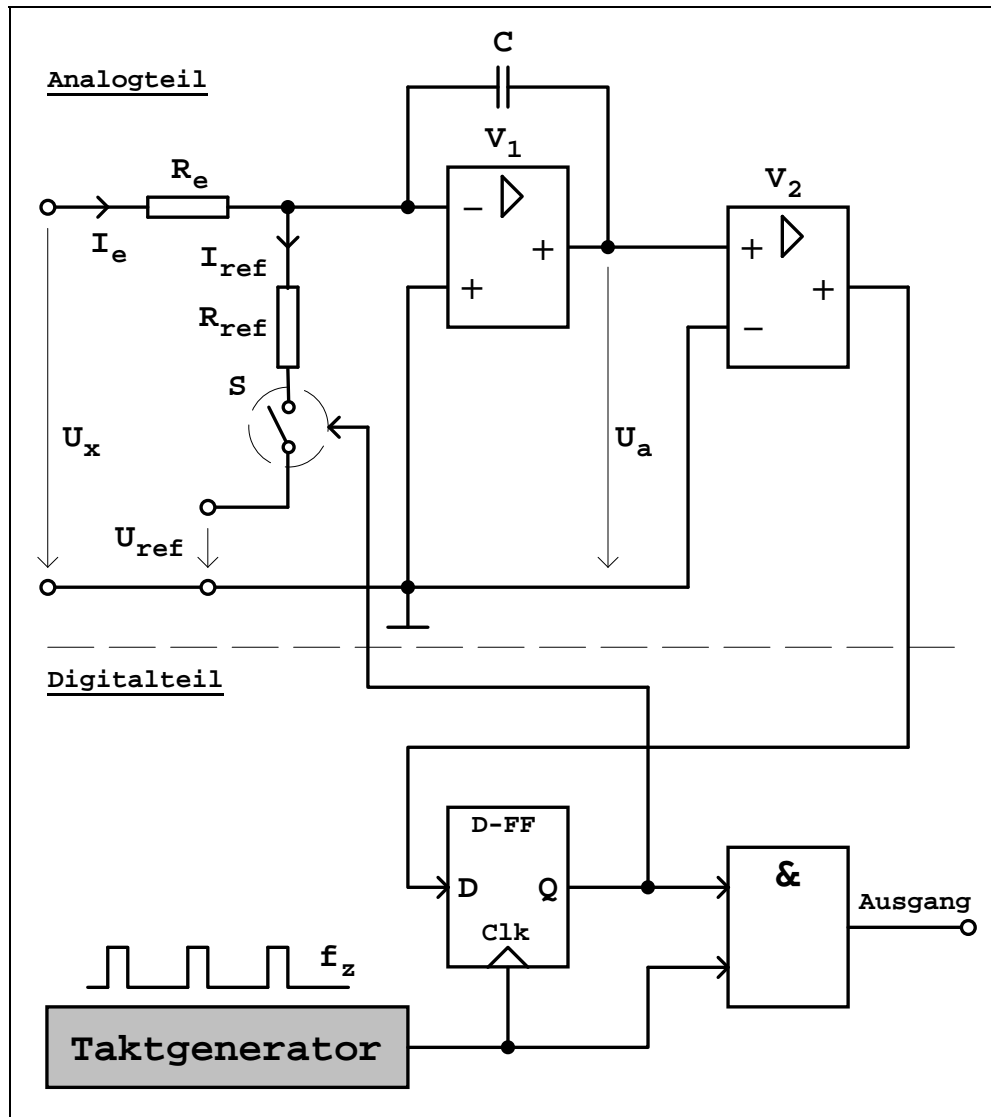
Darstellung der Funktion

$$NMR = \frac{1}{k} = \frac{T_I}{\int_0^{T_I} \sin \omega t dt} = \frac{2\pi \cdot \frac{T_I}{T}}{\left(1 - \cos 2\pi \frac{T_I}{T}\right)}$$

Störwechselspannungsunterdrückung Phasenabhängigkeit

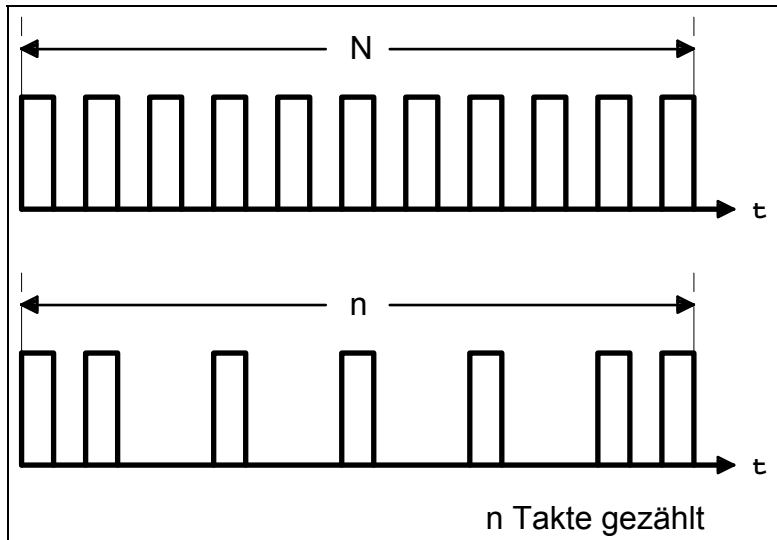


Ladungsbilanz-Umsetzer (Charge Balancing ADC)



S: elektronischer Schalter
V₁: Integrationsverstärker
V₂: Komparatorverstärker

Ladungsbilanz-Umsetzer Lade- / Entladevorgang



Während der Meßzeit T erzeugt der Taktgenerator N Impulse; an den Ausgang gelangen $n \leq N$ Impulse.

Ladestrom: N Takte $I_e = \frac{U_x}{R_e}$

Entladestrom: n Takte $I_{ref} = \frac{U_{ref}}{R_{ref}}$

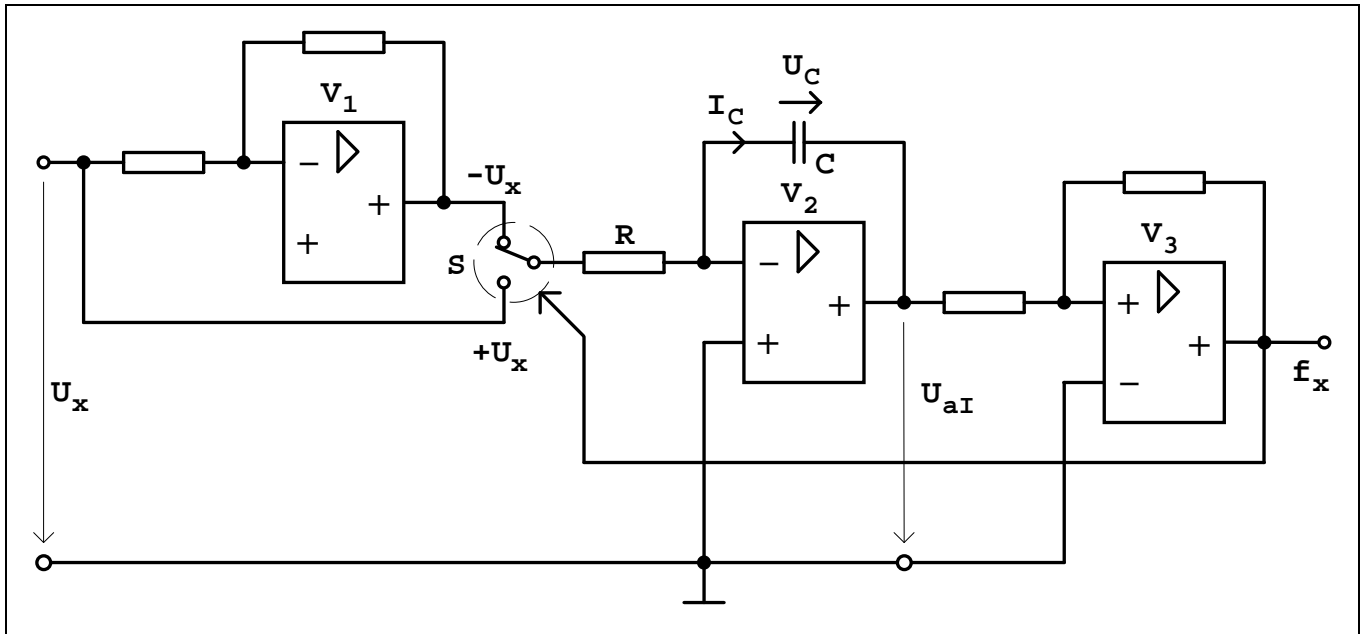
Ladungsbilanz: $Q_L = N \cdot T \cdot I_e = Q_e = n \cdot T \cdot I_{ref}$

Damit: $\frac{n}{N} = \frac{U_x \cdot R_{ref}}{U_{ref} \cdot R_e}$

Umsetzungsgleichung des Ladungsbilanz-ADU:

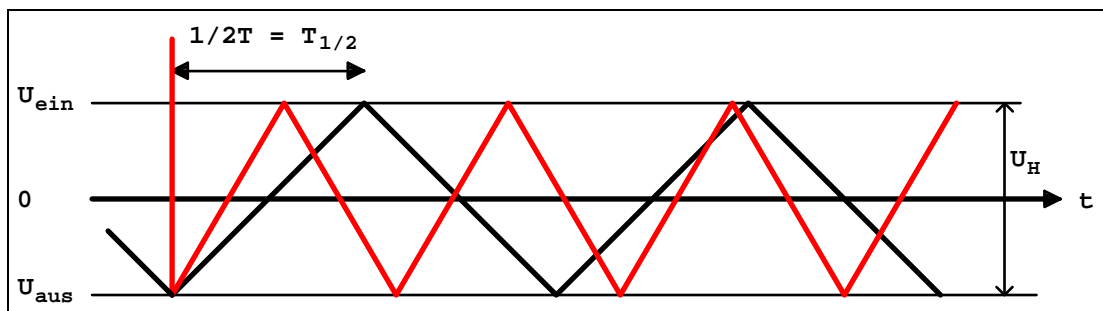
$$U_x = \frac{n \cdot R_e}{N \cdot R_{ref}} \cdot U_{ref}$$

Spannung-Frequenz-Umsetzer V/f-ADC



- | | |
|-----------------------|---|
| S: | elektronischer Schalter |
| V₁: | Umkehrverstärker (Inverter) |
| V₂: | Integratorverstärker |
| V₃: | Komparatorverstärker
(Schmitt-Trigger) |

Auf- und Abintegration zwischen den Ansprechschwellen des Schmitt-Triggers:



U_H = Hysterese-Spannung

Spannung-Frequenz-Umsetzer Umsetzgleichung

Ableitung der Umsetzgleichung:

$$i_C = C \cdot \frac{du_C}{dt} = -C \cdot \frac{dU_{al}}{dt}$$

$$\frac{dU_{al}}{dt} = -\frac{2U_H}{T}$$

(Abintegration betrachtet)

$$U_{al} = \frac{U_x}{RC} \cdot T_{1/2} = \frac{U_x}{RC} \cdot \frac{T}{2}$$

$$\frac{1}{T} = \frac{1}{2RC} \cdot \frac{U_x}{U_{al}} \quad U_{al} = U_H$$

Umsetzgleichung des Spannungs-Frequenz-Umsetzers:

$$f = \frac{1}{T} = \frac{1}{2RC} \cdot \frac{U_x}{U_H}$$

Wahl der Zeitbasis (Torzeit) des Zählers:

z.B.: T_I = 100ms.

Mit dieser Torzeit ergibt sich wiederum eine optimale Unterdrückung von 50Hz/60Hz-Netzstörsignalen.

Klassifizierung und Vergleich von Umsetzverfahren

Hauptkriterien für die Auswahl von Analog-Digital-Umsetzern für elektrische Größen:

- Auflösung,
- Umsetzzeit,
- Störspannungsunterdrückung,
- Kosten.

Auflösung:	8 Bit	12 Bit	16 Bit
	←—————→		
Meßzeit:	20 ns	10 µs	100 ms
Methode:	direkt	seriell	indirekt
Typ:	Parallel	Sukzessive Approximation	Dual Slope

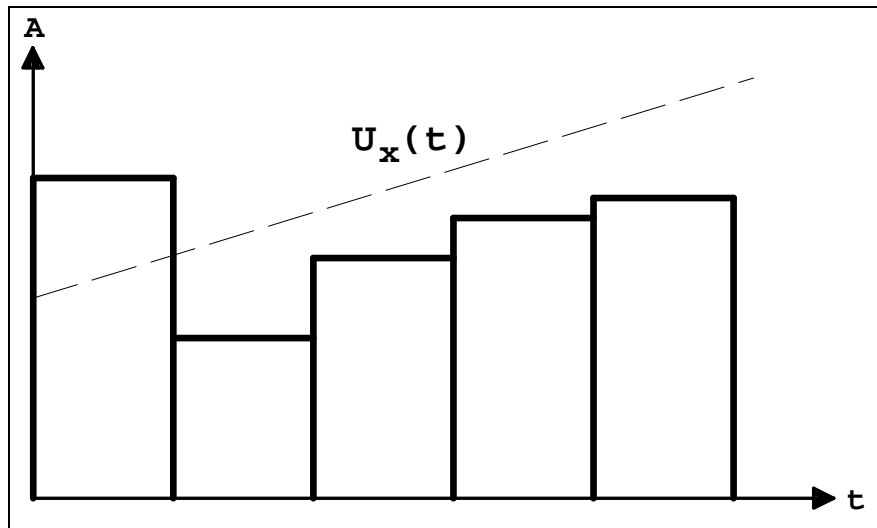
Qualitativer ADU-Vergleich

Verfahren	Anzahl der Rechenschritte	Anzahl der Spannungsnormale	Eigenschaften
Parallel	1	$2^n - 1$	sehr schnell, sehr aufwendig
Sukz. Approx.	n	n	schnell
Integration	$2^n - 1$	1	langsam, einfacher Aufbau

Technischer ADU-Vergleich

Messung dynamischer Signale

1. Nicht definierter Umwandlungswert bei sukzessiver Approximation:



2. Begrenzung der Maximalfrequenz des analogen Signals:

a) Nyquist-Kriterium (Sampling-Theorem):

Die höchste Frequenzkomponente im analogen Signal muß kleiner sein als die halbe Abtastrate:

$$f_a > 2 \cdot f_{\max}$$

mit: f_a = Abtastrate,
 f_{\max} = höchste Signalfrequenz.

Messung dynamischer Signale

b) Messung variabler Signale (z.B. Sinus-Signal):

$$u_x = \hat{u} \cdot \sin(\omega t) = \hat{u} \cdot \sin(2\pi f t)$$

Die maximale Signaländerung tritt bei Nulldurchgang auf.

⇒ zeitliche Ableitung:

$$\dot{u}_x = \frac{du_x}{dt} = 2\pi f \cdot \hat{u} \cdot \cos(2\pi f t)$$

Forderung:

Die Änderung des Signals während der Umsetzung soll weniger als 1 LSB betragen, also:

$$\dot{u}_{x \max} = 2\pi f_{\max} \cdot \hat{u} = \frac{1 \text{ LSB}}{\Delta t} = \frac{2^{-n} \cdot 2\hat{u}}{\Delta t}$$

$$\text{denn: } \begin{array}{l} \cos(2\pi f t) = 1 \quad \text{für } t=0 \\ 2 \cdot \hat{u} \quad \quad \quad \text{peak-to-peak Amplitude} \end{array}$$

Damit:

$$f_{\max} = \frac{2^{-n}}{\Delta t \cdot \pi} \quad \Delta t: \text{ Zeitunsicherheit}$$

(Konversionszeit)

Z.B.:

$\Delta t = 20\mu\text{s}$, $n = 12\text{bit}$:

$$\begin{array}{l} \text{maximale Signalfrequenz:} \quad \mathbf{f_{\max} = 3,9\text{Hz}} \\ \Rightarrow \quad \mathbf{f_{\max} \approx 4\text{Hz}} \end{array}$$